

**PAT-NO: JP02001196694A**

**DOCUMENT-IDENTIFIER: JP 2001196694 A**

**TITLE: SEMICONDUCTOR LASER ELEMENT AND ITS  
MANUFACTURING METHOD**

**PUBN-DATE: July 19, 2001**

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
<b>TSUNODA, ATSUISA</b>	<b>N/A</b>

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
<b>SHARP CORP</b>	<b>N/A</b>

**APPL-NO: JP2000296629**

**APPL-DATE: September 28, 2000**

**PRIORITY-DATA: 11307592 ( October 28, 1999)**

**INT-CL (IPC): H01S005/22, H01S005/343**

**ABSTRACT:**

**PROBLEM TO BE SOLVED:** To prevent crystallizability from deteriorating even if the growth temperature is increased to a temperature where In is evaporated again to manufacture an InGaAlP-family semiconductor layer with excellent crystallizability by the MBE method.

**SOLUTION: Buffer layers 2 and 3 made of GaAs and GaInP, respectively, are formed by the MBE method (a molecular beam epitaxial growth method) on a GaAs substrate 1 with a surface inclined 7 to 15° in a [011] direction from a surface (100) as a main surface, and a semiconductor layer is formed by the MBE method. The semiconductor layer includes a semiconductor layer including AlGaInP cladding layers 4 and 6 of a band gap  $E_{gc}$ , and an AlGaInP active layer 5 of a band gap  $E_g$ . The amount of III-family element is adjusted to  $E_g < E_{gc}$ . Also, the semiconductor laser element has a rigid stripe being extended in a direction of [01-1].**

**COPYRIGHT: (C)2001,JPO**

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-196694

(P2001-196694A)

(43)公開日 平成13年7月19日(2001.7.19)

(51)Int.Cl.

識別記号

F I

キーワード(参考)

H 0 1 S 5/22

H 0 1 S 5/22

5 F 0 7 3

5/343

5/343

審査請求 有 請求項の数10 O L (全 9 頁)

(21)出願番号 特願2000-296629(P2000-296629)

(22)出願日 平成12年9月28日(2000.9.28)

(31)優先権主張番号 特願平11-307592

(32)優先日 平成11年10月28日(1999.10.28)

(33)優先権主張国 日本(J P)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 角田 篤男

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100079843

弁理士 高野 明近 (外2名)

Fターム(参考) 5F073 AA26 AA51 AA53 AA55 AA74

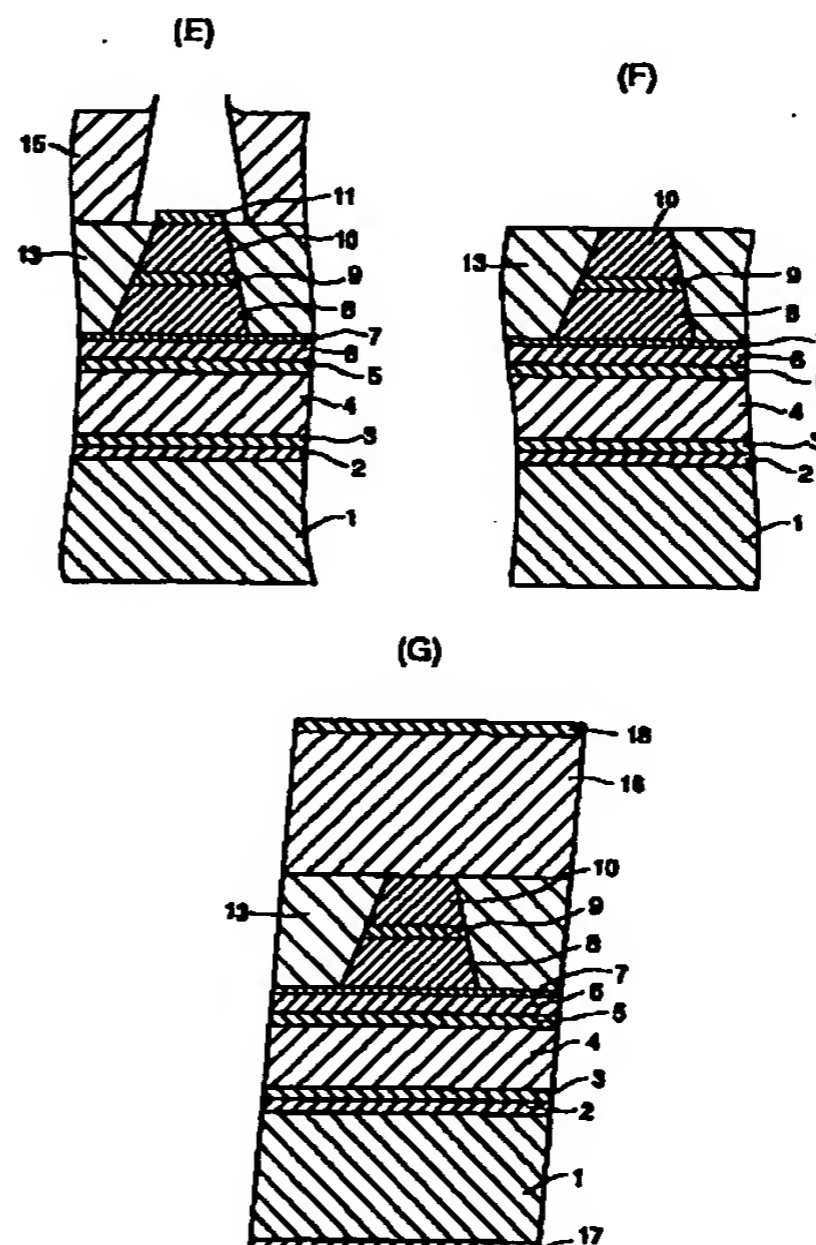
CA07 CB07 CB10 DA23 EA28

(54)【発明の名称】 半導体レーザ素子及びその製造方法

(57)【要約】 (修正有)

【課題】 MBE法により結晶性の良いInGaAlP系半導体層を作製するため、Inの再蒸発が生じる温度まで成長温度を高くしても結晶性が劣化しないようにする。

【解決手段】 (100)面から[011]方向に7°~15°傾けた面を主面とするGaAs基板1上にGaAsよりなるバッファ層2及びGaInPよりなるバッファ層3をMBE法(分子線エピタキシャル成長法)により形成後、バンドギャップ $E_{gc}$ のAlGaInPクラッド層4、6、及びバンドギャップ $E_{ga}$ のAlGaInP活性層5を含む半導体層を含む半導体層をMBE法により形成する。III族の元素の量を調整して $E_{ga} < E_{gc}$ とする。また、半導体レーザ素子は[01-1]方向に延伸するリッジストライプを有する。



## 【特許請求の範囲】

【請求項1】 (100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とする基板上に、III-V族化合物半導体層からなるバンドギャップ $E_{gc}$ のクラッド層及びバンドギャップ $E_{ga}$ の活性層を積層し、リッジストライプを形成した半導体レーザ素子において、前記バンドギャップ $E_{ga}$ 、 $E_{gc}$ の関係は $E_{ga} < E_{gc}$ であり、前記リッジストライプの延びる方向は[01-1]方向であることを特徴とする半導体レーザ素子。

【請求項2】 (100)面から[011]方向に傾ける角度 $\theta^\circ$ は、 $7^\circ \sim 15^\circ$ であることを特徴とする請求項1記載の半導体レーザ素子。

【請求項3】 前記リッジストライプの断面形状は、断面内で前記III-V族化合物半導体層の積層方向に延びる軸に対し、軸非対称な形状であることを特徴とする請求項1または2記載の半導体レーザ素子。

【請求項4】 前記リッジストライプの断面形状は、活性層に近い側の幅が広く、遠い側の幅が狭い形状であり、積層面と前記リッジストライプの側面のなす角のうち、鋭角の方の角度が $54.7^\circ \pm \theta^\circ$ であることを特徴とする請求項1乃至3いずれか記載の半導体レーザ素子。

【請求項5】 前記活性層は、GaInP/AIGaInP多重量子井戸であり、前記クラッド層はAIGaInPであることを特徴とする請求項1乃至4いずれか記載の半導体レーザ素子。

【請求項6】 前記基板はGaAsであり、該基板上にGaAsよりなるバッファ層を形成したことを特徴とする請求項1乃至5いずれか記載の半導体レーザ素子。

【請求項7】 前記基板はGaAsであり、該基板上にGaAs及びGaInPよりなるバッファ層を形成したことを特徴とする請求項1乃至5いずれか記載の半導体レーザ素子。

【請求項8】 (100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とする基板上に、III-V族化合物半導体層からなるバンドギャップ $E_{gc}$ のクラッド層及びバンドギャップ $E_{ga}$ の活性層を積層し、リッジストライプを形成した半導体レーザ素子の製造方法において、前記リッジストライプを[01-1]方向に延伸させる工程、及び前記リッジストライプの表面を化学エッチングする工程を有することを特徴とする半導体レーザ素子の製造方法。

【請求項9】 前記活性層及びクラッド層を含むIII-V族化合物半導体層をMBE法により形成することを特徴とする請求項8記載の半導体レーザ素子の製造方法。

【請求項10】 前記MBE法によるGaInP、AIGaInP半導体層の成長温度が $400 \sim 520^\circ\text{C}$ の条件で行われることを特徴とする請求項9記載の半導体レーザ素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、AIGaInP系半導体レーザ素子及びその製造方法に関する。特に、低温でAIGaInP系半導体層を成長することが可能なMBE法を用いて製造することによって良好な結晶性を得、発振閾値が低く、発光効率が高い、半導体レーザ素子及びその製造方法に関する。

## 【0002】

【従来の技術】AIGaInP系半導体レーザ素子は、光ディスクシステム、レーザプリンタ、バーコードリーダなど多くの分野において光源として用いられており、従来より盛んに研究開発が行われている。AIGaInP系半導体レーザ素子及びその製造方法に関する先行技術としては、例として特開平8-228041号公報、特開平8-228047号公報、特開平6-296062号公報、特開平2-168690号公報、特開平8-181385号公報、特開平5-67839号公報、特開平7-50453号公報、特開平7-50452号公報、特開平7-22696号公報、特開平6-275915号公報などが挙げられる。

【0003】上記先行技術において、AIGaInP系半導体レーザ素子を構成するAIGaInP系結晶層の成長には主としてMOCVD法が用いられているが、これは他の有力な結晶成長法であるMBE法に比べて結晶性の良いものが得られていたためである。しかし、MBE法では半導体レーザ素子の電気特性の改善に重要なp型半導体層のキャリア濃度をMOCVD法より高くできること、該キャリア濃度を達成するための不純物に拡散の小さいBeを用いることができるため、長時間の信頼性が得られる半導体レーザ素子を実現できること、の2つの大きな利点がある。このため、MBE法により成長される結晶の、結晶性の改善がAIGaInP系半導体レーザ素子の特性改善に有効である。以下にMBE法を用いたAIGaInP系半導体レーザ素子について説明する。

【0004】図4(A)～図4(D)は、AIGaInP系半導体レーザ素子の従来の製造方法を示す工程図であり、図5(E)～図5(G)は、同じく従来の製造方法を示す図4(A)～図4(D)から続く工程図である。図4(A)に示すように、面方位が(100)ジャストのn型GaAs基板21の主面上にMBE法(分子線エビタキシャル成長法:Molecular Beam Epitaxy)により成長温度 $450^\circ\text{C}$ で、n型( $\text{Al}_{0.72}\text{Ga}_{0.28}$ ) $0.51\text{In}_{0.49}\text{P}$ クラッド層22、 $\text{Ga}_{0.51}\text{In}_{0.49}\text{P}$ 活性層23、p型( $\text{Al}_{0.72}\text{Ga}_{0.28}$ ) $0.51\text{In}_{0.49}\text{P}$ クラッド層24、ノンドープ $\text{Ga}_{0.62}\text{In}_{0.38}\text{P}$ エッチングストップ層25、p型( $\text{Al}_{0.72}\text{Ga}_{0.28}$ ) $0.51\text{In}_{0.49}\text{P}$ 第2クラッド層26、p型 $\text{Ga}_{0.51}\text{In}_{0.49}\text{P}$ 中間層27及びp型GaAsキャップ層28を順次成長し、次に、この上に $\text{Al}_2\text{O}_3$ 膜29を蒸着する。

【0005】その後、 $\text{Al}_2\text{O}_3$ 膜29上にレジスト膜30を塗布し、フォトリソグラフィを行って $\text{Al}_2\text{O}_3$ 膜29をストライプ状にパターン加工した後、図4(B)に示すように $\text{Al}_2\text{O}_3$ 膜29をマスクとしてエッチングを行い、p型GaAsキャップ層28、p型 $\text{Ga}_{0.51}\text{In}_{0.49}\text{P}$ 中間層27、p型 $(\text{Al}_{0.72}\text{Ga}_{0.28})_{0.51}\text{In}_{0.49}\text{P}$ 第2クラッド層26を除去することにより、 $\text{Al}_2\text{O}_3$ 膜29の直下にリッジを形成する。この後、図4(C)に示すようにレジスト膜30を除去した後、2回目のMBE成長を行い、リッジ両側にn型GaAs電流

10 狭窄層31を作製する。  
【0006】この時、 $\text{Al}_2\text{O}_3$ 膜29の表面上には多結晶状態のGaAs結晶32が成長する。次いで、レジスト膜33をスピナにより塗布する。この場合n型GaAs電流狭窄層31上にはレジスト33が塗布されるが、多結晶状態のGaAs結晶32上にはレジスト33がほとんど塗布されない。この後、表面全体のレジスト33を $\text{O}_3$ -UVアッシングして、図4(D)に示すようにn型GaAs電流狭窄層31上のみにレジスト33が塗布されている状態にする。

20 【0007】そして、次に図5(E)に示すようにレジスト33をマスクとして多結晶状態のGaAs結晶32をエッチング除去する。その後、図5(F)に示すようにレジスト33を除去し、 $\text{Al}_2\text{O}_3$ 膜29もエッチング除去する。次いで3回目のMBE成長を行いp型GaAsコンタクト層34を作製し、最後にこのようにして作製した積層構造の上面及びn型GaAs基板21の裏面に、電極35、36を形成することにより、図5(G)に示すようなAlGaInP系赤色半導体レーザ素子が得られる。

【0008】

【発明が解決しようとする課題】MBE法では材料の金属を分子の形で供給するため、同じ気相成長法であるが材料を有機金属の形で供給し、半導体基板上で熱分解して成長させるMOCVD法(有機金属化学気相成長法: Metal Organic Chemical Vapor Deposition)に比較して低温成長が可能である。また、MOCVD法の場合には成長温度を有機金属の分解温度より高い600℃~700℃としなければ結晶成長ができない。即ち、In原子の蒸発温度である520℃より高い温度で成長する必要があるので、供給したInの量に対し成長する結晶の厚さが薄くなる、いわゆる再蒸発が発生している状態での成長となる。再蒸発が生じると結晶の混晶比が、材料の供給量だけでなく、成長温度により変化するため発振波長等半導体レーザ素子の光学特性の制御等が困難になるという問題がある。

【0009】しかし、MBE法でも結晶性向上のためにはやはり高温側での成長が望ましい。例えば、AlGaInP系材料を400℃以下で成長した場合、結晶の比抵抗が高くなって半導体レーザ素子とすることができな

い。これは材料の金属分子が所定の位置に入らないために結晶性が悪くなるものと考えられる。ところが、MBE成長法の場合、面方位が(100)ジャストの基板を用いた場合、成長温度を480℃以上と高くするとフォトルミネッセンス発光(以下「PL」と呼ぶ)のスペクトルが広くなり、レーザ素子用結晶として好ましくない。

【0010】また、従来例のようにして成長したAlGaInP系の半導体層ではGaAs基板表面の不純物の影響を受けやすくなり、しばしばモホロジが劣化したり、結晶欠陥が発生するという問題が発生する。

【0011】本発明は、(100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とするGaAs基板上にMBE法によりAlGaInP系の半導体層を成長させ、すなわち結晶性の良いAlGaInP半導体層を成長させることにより、発振閾値が低く、発光効率が高い半導体レーザ素子を提供することを目的とする。

【0012】また、本発明は、Inの再蒸発温度より低い温度で成長でき、従って、混晶比のバラツキが小さく安定した特性の得られるMBE成長法でAlGaInP系の半導体層の結晶性を向上することができ、更にはGaAs基板表面の不純物の影響を受け難く、その上にAlGaInP系の半導体層を成長させた場合に良質なモホロジを確保し、結晶欠陥を少なくすることができる製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明が前記従来技術に鑑みてなされたもので、その第1の技術手段は、(100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とする基板上に、III-V族化合物半導体層からなるバンドギャップ $E_{gc}$ のクラッド層及びバンドギャップ $E_{ga}$ の活性層を積層し、リッジストライプを形成した半導体レーザ素子において、前記バンドギャップ $E_{ga}$ 、 $E_{gc}$ の関係は $E_{ga} < E_{gc}$ であり、前記リッジストライプの延びる方向は[01-1]方向であることを特徴とする。

【0014】さらに、第2の技術手段は、第1の技術手段の半導体レーザ素子において、(100)面から[011]方向に傾ける角度 $\theta^\circ$ は、 $7^\circ \sim 15^\circ$ であることを特徴とする。

40 【0015】さらに、第3の技術手段は、第1または2の技術手段の半導体レーザ素子において、前記リッジストライプの断面形状は、断面内で前記III-V族化合物半導体層の積層方向に延びる軸に対し、軸非対称な形状であることを特徴とする。

【0016】さらに、第4の技術手段は、第1乃至3の技術手段の半導体レーザ素子において、前記リッジストライプの断面形状は、活性層に近い側の幅が広く、遠い側の幅が狭い形状であり、積層面と前記リッジストライプの側面のなす角のうち、鋭角の方の角度が $54.7^\circ \pm \theta^\circ$ であることを特徴とする。

【0017】さらに、第5の技術手段は、第1乃至4の技術手段の半導体レーザ素子において、前記活性層は、GaInP/AlGaInP多重量子井戸であり、前記クラッド層はAlGaInPであることを特徴とする。

【0018】さらに、第6の技術手段は、第1乃至5の技術手段の半導体レーザ素子において、前記基板はGaAsであり、該基板上にGaAsよりなるバッファ層を形成したことを特徴とする。

【0019】さらに、第7の技術手段は、第1乃至5の技術手段の半導体レーザ素子において、前記基板はGaAsであり、該基板上にGaAs及びGaInPよりなるバッファ層を形成したことを特徴とする。

【0020】さらに、第8の技術手段は、(100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とする基板上に、III-V族化合物半導体層からなるバンドギャップ $E_{gc}$ のクラッド層及びバンドギャップ $E_{ga}$ の活性層を積層し、リッジストライプを形成した半導体レーザ素子の製造方法において、前記リッジストライプを[01-1]方向に延伸させる工程、及び前記リッジストライプの表面を化学エッチングする工程を有することを特徴とする。

【0021】さらに、第9の技術手段は、第8の技術手段の半導体レーザ素子の製造方法において、前記活性層及びクラッド層を含むIII-V族化合物半導体層をMBE法により形成することを特徴とする。

【0022】さらに、第10の技術手段は、第9の技術手段の半導体レーザ素子の製造方法において、前記MBE法によるGaInP、AlGaInP半導体層の成長温度が400～520℃の条件で行われることを特徴とする。

【0023】

【発明の実施の形態】本発明は、(100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とする基板上に、III-V族化合物半導体層からなるバンドギャップ $E_{gc}$ のクラッド層及びバンドギャップ $E_{ga}$ の活性層を積層してなる半導体レーザ素子において、 $E_{ga} < E_{gc}$ であり、リッジストライプを有し、該リッジストライプの延びる方向は[01-1]方向である半導体レーザ素子をMBE法により形成する。

【0024】本発明者が鋭意研究した結果、GaAs基板の(100)面から[011]方向に傾ける角度 $\theta^\circ$ は、傾斜角 $\theta^\circ$ を大きくしていくほど、その上に成長されたAlGaInP系半導体層のPLのスペクトルが広がる成長温度が高くなることを見出した。即ち、面方位が(100)ジャストの基板を用いた場合、成長温度が480℃、500℃、520℃に対し、PLのスペクトルの半値幅はそれぞれ83meV、94meV、130meVと広がるのに対し、面方位が(100)から[011]方向に15°傾いた基板を用いると成長温度が480℃、500℃、520℃に対し、PLのスペク

トルの半値幅はそれぞれ79meV、66meV、68meVと全ての成長温度においてジャスト基板の場合より狭くInの再蒸発が発生する結晶成長温度である520℃までは結晶性が改善していることを見いだした。

【0025】良く知られているように、半導体レーザの重要な特性に温度特性T0がある。T0とは発振閾値の温度依存性を表わすパラメータであるがこれが大きいほど実用的な半導体レーザであるといえる。T0を大きくするためにはクラッド層のバンドギャップ $E_{gc}$ が活性層のバンドギャップ $E_{ga}$ よりできるだけ大きくなるようにすることが必要である。例えば、活性層がGaInP

(量子井戸活性層では井戸層が発光に寄与するので井戸層を考える)、クラッド層がAlGaInPであるAlGaInP系半導体レーザ素子では、 $E_{gc}$ をできる限り大きくするためにAl混晶比を間接遷移の影響で実効的にバンドギャップが低くなる手前の値0.367(Gaとの割合では0.72でInに対するGaとAlの合計の割合が0.51)に設定している。ところで、活性層のバンドギャップは設定波長に合わせ込むために不変である。そうすると、T0を大きくするためには $E_{gc}$ を大きくするほかない。

【0026】AlGaInP系の半導体層においては、III族元素(P以外)のInの割合が0.49であれば、その層はGaAs基板と結晶格子の長さが等しい、いわゆる格子整合結晶となる。AlとGaの相対的な量は、その層のバンドギャップを変えるが結晶格子の長さはほとんど変えない。なお、本発明の実施例における量子井戸層はInの割合が0.52と結晶格子がGaAs基板より大きく設定されているので圧縮歪みに加わった歪み超格子となっている。また、活性層のうちAlGaInP(500Å)は光を閉じ込めるためのガイド層であり、AlGaInP(50Å×3)は量子井戸層を分離して量子効果を生じさせるための障壁層である。

【0027】(100)面から[011]方向に傾ける角度 $\theta$ を大きくしていくと、いわゆる自然超格子が形成されなくなるので、量子井戸構造であるか否とにかかわらず、また量子井戸に圧縮歪みや引張り歪みを加えられていると否とにかかわらずGaInP活性層及びAlGaInPの結晶組成が一定であってもバンドギャップが大きくなる。したがって、発振波長固定のため、活性層のバンドギャップを層厚、歪あるいは組成で調整した場合、 $\theta$ を大きくし、クラッド層のバンドギャップを大きく取ればT0を大きくすることができる。MBE法で成長した結晶の場合、GaAs基板の(100)面から[011]方向に傾ける角度は7°くらいからこのバンドギャップ増大効果が現れてくる。

【0028】また、本発明の半導体レーザ素子の製造方法は、(100)面から[011]方向に7°～15°傾けた面を主面とするGaAs基板上にGaAsよりなるバッファ層をMBE法により形成した後、バンドギャ

ップが $E_{gc}$ のAlGaInPクラッド層及びIII族の元素の量を調整してバンドギャップ $E_{ga}$ が $E_{ga} < E_{gc}$ としたAlGaInP活性層を含む半導体層をMBE法により形成する。なお、GaAs基板の(100)面から[011]方向に傾ける角度 $\theta^\circ$ については、活性層の結晶性を良好にする点からは $10^\circ \sim 15^\circ$ とするのが好ましいが、前記したように自然超格子の形成を防止する点からは $7^\circ \sim 15^\circ$ とすることができる。

【0029】また、本発明の半導体レーザ素子の製造方法は、(100)面から[011]方向に $7^\circ \sim 15^\circ$ 傾けた面を主面とするGaAs基板上にGaAsよりなるバッファ層及びGaInPよりなるバッファ層をMBE法により形成した後、バンドギャップが $E_{gc}$ のAlGaInPクラッド層及びIII族の量を調整してバンドギャップ $E_{ga}$ が $E_{ga} < E_{gc}$ としたAlGaInP活性層を含む半導体層をMBE法により形成し、AlGaInP系の半導体層の成長温度が $400^\circ\text{C} \sim 520^\circ\text{C}$ の条件で行う。

【0030】以上のように、(100)面から[011]方向に $\theta^\circ$ 傾けた面を主面とするGaAs基板の主面上にMBE法によりAlGaInP系の半導体層を成長した場合、その上に成長されたAlGaInP系半導体層のPLのスペクトルが狭く、Inが蒸発する $520^\circ\text{C}$ まで成長温度を高くすることができる。即ち、結晶性の良いInGaAlP層を成長することができる。したがって、発振閾値が低く、発光効率が高いといった特性の良い半導体レーザ素子を製造することができる。

【0031】また、MBE法では同様に気相成長法であるMOCVD法に比較して低温成長が可能であり、そのために各成長層の組成制御が容易である。なぜならば通常MOCVD法でAlGaInP系半導体層を成長させる場合、発光素子としての結晶性のレベルを確保するために $600^\circ\text{C} \sim 700^\circ\text{C}$ の高温で成長が行われる。しかし、そのために成長中にInの再蒸発が発生する。したがって正確な混晶比の制御を行うためには、再蒸発量を一定に保つ必要があり、そのために通常材料供給量の制御に加えて成長温度の正確な制御が必要となる。しかし、高温での正確な温度制御は難しいため、特にロット間での混晶比のバラツキが大きくなる。MBE法ではAlGaInP系を成長させる場合、発光素子としての結晶性のレベルを確保するのに $400^\circ\text{C} \sim 520^\circ\text{C}$ 程度のInの再蒸発が生じない低温での成長が可能である。

【0032】また、本発明によればリッジストライプの延びる方向を、主面を傾ける方向と直交する[011]方向とすることにより、リッジの形状が上部の狭い順メサ形状となる。リッジストライプの延びる方向を[011]方向とした場合、劈開により端面を形成すると半導体レーザ素子内部の光導波路と端面が垂直にならず、レーザ出力光が基板面に対し傾いてしまい、光ディスクシステムの光源として使用することが困難となる。

また、リッジの形状は逆メサ形状となる。MBE成長法では分子線は直進するため、上の方が広がった逆メサ形状の場合、リッジ下部に材料元素が到達せず、成長した結晶に空隙が生じてしまう。一方、リッジの形状が上部の狭い順メサ形状であればリッジを隙間なく覆うように結晶を成長させることができるため、上述のような空隙は発生せず、レーザ光をリッジストライプ近傍に適当な広がりをもって閉じ込めることができ、良好な光学特性を有する半導体レーザ素子を製造することができる。しかしながら、傾斜角を $15^\circ$ 以上とすると一般的に用いられるリッジ埋め込み構造の場合、リッジ左右の傾斜角の非対称の度合いが大きくなりレーザ光の横モードが不安定となるので、 $7^\circ \sim 15^\circ$ とすることが好ましく、特に $15^\circ$ とするのが最適である。

【0033】また、本発明によれば良質な結晶成長が可能なMBE法で基板と同じ化合物であるGaAsバッファ層を作製することにより、AlGaInP系の半導体層を成長に対し、GaAs基板表面の不純物の影響を避けることができる。また、MBE法の場合GaAsバッファ層を成長した後、AlGaInP系の半導体層の成長を行うためには、成長チャンバを移動する必要がある。そのため、そこで成長中断が起こり表面に不純物を取り込まれやすくなる。また、ウェハ移動中にコンタミネーションが発生するといった問題が発生する。したがってその上に、反応性の高い高Al混晶比のAlGaInPクラッド層をいきなり成長させるのではなく、GaInPバッファ層をまず成長させることにより、AlGaInP系の半導体層の良質なモホロジを確保し、結晶欠陥を少なくすることができる。

【0034】(実施例)以下、本発明の実施例を図1及び図2に基づいて説明する。図1(A)～図1(D)は、本発明のAlGaInP系半導体レーザ素子の製造方法を示す工程図であり、図2(E)～図2(G)は、同じく製造方法を示す図1(A)～図1(D)から続く工程図である。なお、本発明の半導体レーザ素子の実際上の製造においては、多数の素子を1枚の基板の上に並べて複数個同時に形成し、最後に個々の半導体レーザ素子に分割されるので、図1、図2(図4、図4においても同様)における素子の側面は波線にて表示している。本実施例のAlGaInP系半導体レーザ素子は、発振波長を $650\text{nm}$ に設定した場合の例であり、この半導体レーザ素子は、例えば次のような一連の工程によって製造することができる。まず、図1(A)に示すように、(100)面から[011]方向に $15^\circ$ 傾けた面を主面とするn型GaAs基板1上に、MBE法により成長温度 $600^\circ\text{C}$ でn型GaAsバッファ層2を $0.25\mu\text{m}$ 積層する。GaAsバッファ層2はV族元素としてAsのみを用いる成長チャンバで積層する。次に、GaAsバッファ層2を積層したGaAs基板を真空中でV族元素としてPのみを用いる成長チャンバに移動す

る。真空中で成長チャンバを移動した後、最初に反応性の高いAlを含まないバッファ層を成長するので移動中のコンタミネーションによる結晶性の劣化を防止することができる。

【0035】以下成長温度400℃～520℃、より好ましくは480℃～510℃、最も好ましくはInの再蒸発の心配が無く、PLのスペクトルが狭くなる480℃～490℃でn型Ga<sub>0.51</sub>In<sub>0.49</sub>Pバッファ層3を0.25μm、n型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>Pクラッド層4を1.2μm、歪量子井戸活性層5として(A<sub>10.5</sub>Ga<sub>0.5</sub>)<sub>0.51</sub>In<sub>0.49</sub>P(500Å) + [Ga<sub>0.48</sub>In<sub>0.52</sub>P(50Å×4) + (A<sub>10.5</sub>Ga<sub>0.5</sub>)<sub>0.51</sub>In<sub>0.49</sub>P(50Å×3)] + (A<sub>10.5</sub>Ga<sub>0.5</sub>)<sub>0.51</sub>In<sub>0.49</sub>P(500Å)、p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第1クラッド層6を0.17μm、p型またはノンドープGa<sub>0.62</sub>In<sub>0.38</sub>Pエッチングストップ層7を80Å、p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第2クラッド層8を1.03μm及びp型Ga<sub>0.51</sub>In<sub>0.49</sub>P中間層9を0.05μm順次積層する。本実施例では発振波長を650nmとするため歪量子井戸層5をGa<sub>0.48</sub>In<sub>0.52</sub>P、厚さ50Åとした。

【0036】再度、真空中で基板をV族元素としてAsのみを用いる成長チャンバに移動し、既に積層した結晶からP元素が抜けないように、成長温度500℃で第2導電型GaAsキャップ層10を積層する。次いでp型GaAsキャップ層10上にAl<sub>2</sub>O<sub>3</sub>膜11を0.15μm蒸着する。

【0037】その後、Al<sub>2</sub>O<sub>3</sub>膜11上にレジスト膜12を塗布し、フォトリソエッチングを行ってAl<sub>2</sub>O<sub>3</sub>膜11を[01-1]方向に延びるストライプ状にパターン加工した後、図1(B)に示すようにAl<sub>2</sub>O<sub>3</sub>膜11をマスクとしエッチングを行い、p型GaAsキャップ層10、p型Ga<sub>0.51</sub>In<sub>0.49</sub>P中間層9、p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第2クラッド層8を除去することにより、Al<sub>2</sub>O<sub>3</sub>膜11の直下にリッジを形成する。

【0038】このとき、エッチング液としてp型GaAsキャップ層10に対しては硫酸：過酸化水素水：水＝1：2：20(12℃)、p型Ga<sub>0.51</sub>In<sub>0.49</sub>P中間層9に対してはSBW(飽和臭素水)：リン酸：水＝2：1：5(20℃)、p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第2クラッド層8に対してはリン酸(70℃)を用いた。なお、上記エッチング液を構成する各溶液は次のとおりのものであり、各溶液の混合比は重量比で表している。

硫酸(H<sub>2</sub>SO<sub>4</sub>)：通常の濃硫酸であって日本薬局方の特級品、

過酸化水素水(H<sub>2</sub>O<sub>2</sub>)：日本薬局方の特級品

水(H<sub>2</sub>O)：純水

飽和臭素水(SBW)：臭素を水に入れ飽和させた(つまり、水の下方に臭素が残っている状態)溶液の上ずみ液、

りん酸(H<sub>3</sub>PO<sub>4</sub>)：日本薬局方の特級品

このようなエッチング液を用いて化学的なエッチングを行うことにより、次の工程で形成されるGaAs電流狭窄層とリッジの側面との結晶界面を良好なものとするのが可能となる。化学的なエッチングを行うことにより基板の主面が(100)面から[011]方向にθ°傾いているのに伴い、リッジの断面形状も結晶の断面内で積層方向の軸に対し図3のように軸非対称な形状となる。例えば、完全に化学的なエッチングを行えば、結晶面とリッジ側面のなす角のうち鋭角の方の値はθ<sub>1</sub>＝54.7°－θ°、θ<sub>2</sub>＝54.7°＋θ°となる。リッジの作成をイオンビームエッチング等の機械的な方法によって行った場合、リッジの断面形状は結晶の断面内で積層方向の軸に対し軸対称な形状とすることができる。しかし、そうするとリッジ側面に機械的な損傷が残って、リッジ側面と電流狭窄層との界面でリークが発生し、電流狭窄効果が悪くなってしまう。このため、機械的な方法でリッジを形成した場合も、電流狭窄層の成長前に上記の化学エッチング用の液で少しリッジ側面をエッチングすることが望ましい。これをリンスと呼ぶ。リンスを行うとリッジの形状は完全に化学エッチングで形成したほど軸非対称ではないが、やはり軸非対称な形状となる。

【0039】次いで、図1(C)に示すようにレジスト膜12を除去した後、2回目のMBE成長をV族元素としてAsのみを用いるチャンバにて行いリッジ両側に成長温度600℃でn型GaAs電流狭窄層13を1.58μm作製する。成長温度は、表面が露出しているp型Ga<sub>0.51</sub>In<sub>0.49</sub>P中間層9及びリッジ側面が露出しているp型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第2クラッド層8からPまたはInが再蒸発し結晶性が劣化することが無い範囲で、n型GaAs電流狭窄層13の結晶性が良くなるようにできるだけ高い温度である600℃としている。この時、Al<sub>2</sub>O<sub>3</sub>膜11の表面上には多結晶状態のGaAs結晶14が成長する。

【0040】次いで、レジスト膜15をスピナーにより塗布する。この場合、n型GaAs電流狭窄層13上にはレジスト15が塗布されるが、多結晶状態のGaAs結晶14上にはレジスト15がほとんど塗布されない。この後、表面全体のレジスト15をO<sub>3</sub>-UVアッシングして、図1(D)に示すようにn型GaAs電流狭窄層13上だけにレジスト15が塗布されている状態にする。そして、次に図2(E)に示すようにレジスト15をマスクとして多結晶状態のGaAs結晶14をエッチング除去する。そして、その後図2(F)に示すようにレジスト15を除去し、Al<sub>2</sub>O<sub>3</sub>膜11もエッチング除去する。その後、窒素雰囲気中で700℃、2時間熱アニールを行う。熱アニールを行うことによりp型半導体

層の不純物を活性化することができ、p型半導体層のキャリア濃度を高くすることができる。良く知られているように、p型半導体層のキャリア濃度を高くすると半導体レーザ素子の温度特性等を改善できる。

【0041】次いで、3回目のMBE成長をV族元素としてAsのみを用いる成長チャンバにて行い成長温度600℃でp型GaAsコンタクト層16を4μm積層し、最後にこのようにして作製した積層構造の上面及びn型GaAs基板1の裏面に、電極17、18を形成し、個々の素子に分割することにより、図2(G)に示すようなAlGaInP系赤色半導体レーザ素子が得られる。本発明は実施例のレーザ構造に限らず各種構造の半導体レーザ素子に適用できる。

【0042】

【発明の効果】以上説明したように、本発明によれば、所定の発振波長のレーザ光を発生するAlGaInP系半導体レーザ素子を製造するにあたって、(100)面から[011]方向にθ°傾けた面を主面とするGaAs基板上にバンドギャップE<sub>gc</sub>のAlGaInPクラッド層及びIII族の量を調整してバンドギャップE<sub>ga</sub>がE<sub>gc</sub> < E<sub>ga</sub>としたAlGaInP活性層を含む半導体層をMBE法により形成するので、その上に成長されたAlGaInP系半導体層のPLのスペクトルが狭く、Inが蒸発する520℃まで成長温度を高くすることができる。即ち、結晶性の良いInGaAlP層を成長することができる。したがって、発振閾値が低く、発光効率が高いといった特性の良い半導体レーザ素子を提供することができる。また、(100)面から[011]方向に7°～15°傾けた面を主面とするGaAs基板上に反応性の高いAlGaInPクラッド層をいきなり成長させるのではなく、GaAsよりなるバッファ層またはGaInPよりなるバッファ層をMBE法により形成した後、AlGaInPクラッド層を成長させることにより、GaAs基板表面の不純物の影響を受け難く、その上にAlGaInP系の半導体層を成長させた場合に良質なモホロジを確保し、結晶欠陥を少なくすることができる。

【0043】また、リッジストライプの方向を主面を傾ける方向と直交する[01-1]方向とするので、リッジの形状が上部の狭い順メサ形状となり、リッジを隙間なく覆うように結晶を成長させることができ良好な光学特性を有し、隙間から外気が侵入して特性が劣化しない

半導体レーザ素子を製造することができる。また、劈開により形成した端面と半導体レーザ素子内部の光導波路と端面が垂直になるので光ディスクシステムの光源として使用することが可能となる。

【0044】また、結晶成長温度を400℃～520℃とするので、結晶性を良好に保ったまま、Inの再蒸発が無く、結晶の混晶比の制御が容易で、したがって、発振波長が所定の値に制御された半導体レーザ素子を容易に製造することができる。

【図面の簡単な説明】

【図1】本発明の実施例の製造方法を示す工程図である。

【図2】本発明の実施例の製造方法を示す図1の工程図から続く工程図である。

【図3】リッジストライプの断面形状を示す図である。

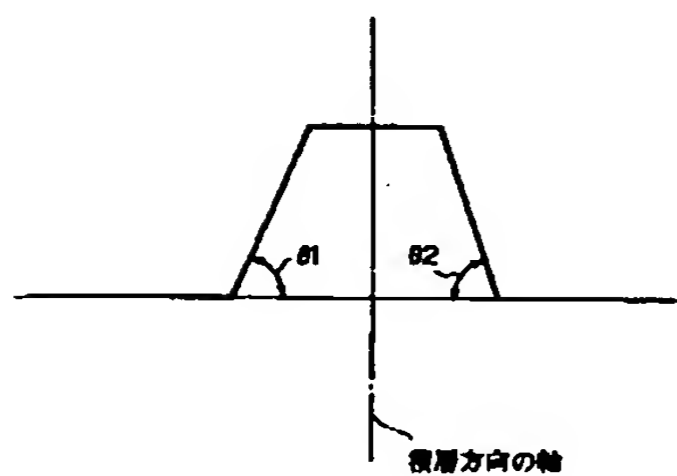
【図4】従来の製造方法を示す工程図である。

【図5】従来の製造方法を示す図4の工程図から続く工程図である。

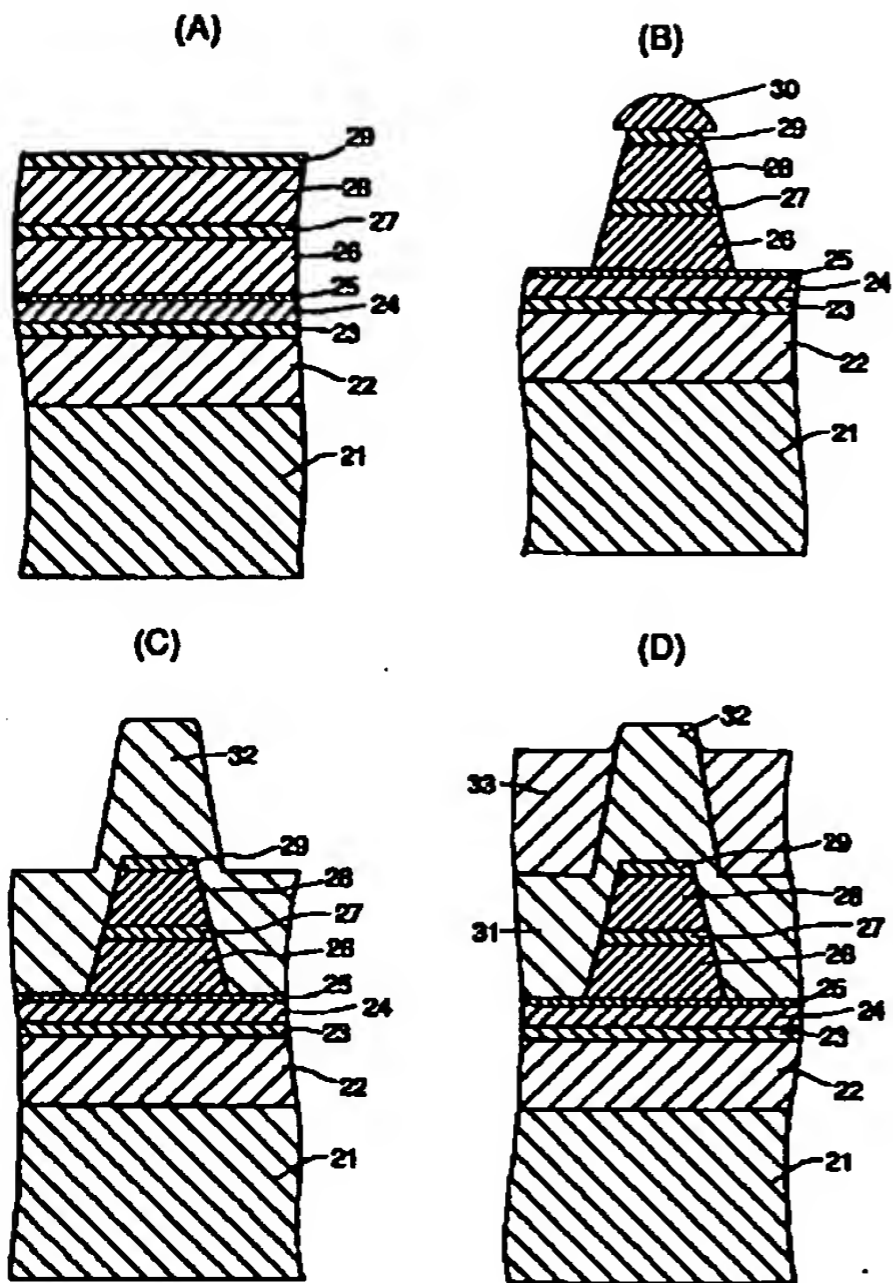
【符号の説明】

- 1…n型GaAs基板、2…n型GaAsバッファ層、3…n型Ga<sub>0.51</sub>In<sub>0.49</sub>Pバッファ層、4…n型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>Pクラッド層、5…GaInP/AlGaInP歪量子井戸活性層、6…p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第1クラッド層、7…Ga<sub>0.62</sub>In<sub>0.38</sub>Pエッチングストップ層、8…p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第2クラッド層、9…p型Ga<sub>0.51</sub>In<sub>0.49</sub>P中間層、10…p型GaAsキャップ層、11…Al<sub>2</sub>O<sub>3</sub>膜、12…レジスト膜、13…n型GaAs電流狭窄層、14…GaAs結晶、15…レジスト膜、16…p型GaAsコンタクト層、17、18…電極、21…n型GaAsジャスト基板、22…n型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>Pクラッド層、23…Ga<sub>0.51</sub>In<sub>0.49</sub>P活性層、24…p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第1クラッド層、25…Ga<sub>0.62</sub>In<sub>0.38</sub>Pエッチングストップ層、26…p型(A<sub>10.72</sub>Ga<sub>0.28</sub>)<sub>0.51</sub>In<sub>0.49</sub>P第2クラッド層、27…p型Ga<sub>0.51</sub>In<sub>0.49</sub>P中間層、28…p型GaAsキャップ層、29…Al<sub>2</sub>O<sub>3</sub>膜、30…レジスト膜、31…n型GaAs電流狭窄層、32…GaAs結晶、33…レジスト膜、34…p型GaAsコンタクト層、35、36…電極。

【図2】



【図4】



【図5】

